



REC'D 02 OCT 2003

WIPO PCT

**Prioritätsbescheinigung über die Einreichung  
einer Patentanmeldung**

REC'D 27 JUN 2003

WIPO PCT

**Aktenzeichen:** 102 25 042.1

**Anmeldetag:** 06. Juni 2002

**Anmelder/Inhaber:** Marconi Communications GmbH, Backnang/DE

**Bezeichnung:** Integrierter Schaltkreis und Verfahren zur Herstellung desselben

**IPC:** H 01 L 27/04

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.**

München, den 6. Juni 2003  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

Hoß

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

5    **Integrierter Schaltkreis und Verfahren zur Herstellung desselben**

10    Die Erfindung betrifft einen integrierten Schaltkreis und ein Verfahren zur Herstellung desselben, welche insbesondere für Testdurchläufe bei der Entwicklung von Hochfrequenz-Schaltkreisen (HF-Schaltkreisen) aber auch in der HF-Schaltkreis-Fertigung einsetzbar sind.

15

Stand der Technik

20    Eine leistungsfähige Kommunikations- und Informationstechnik spielt gegenwärtig in allen wichtigen Bereichen von Wirtschaft und Wissenschaft eine herausragende Rolle. Ein weltweites digitales Netz mit globaler, nicht ortsgebundener Erreichbarkeit und individuellem Zugriff auf Information jedweder Art ist im Aufbau begriffen. Drahtlose, weil mobile  
25    Kommunikationssysteme gewinnen dabei zunehmend an Bedeutung.

30    Zahlreiche neue Dienste, die diese Technologie nutzen, wie Telemedizin und mobile Datenkommunikation mit Laptops, die in ständiger Verbindung mit dem Netz sind, werden zunehmend in Anspruch genommen. Mobile Informations- und Kommunikationssysteme werden die

Sicherheit und Mobilität im Straßenverkehr erhöhen, so zum Beispiel mit KFZ-Antikollisionsradar und satellitengestützten Navigationssystemen.

- 5 Die Entwicklung führt dazu, dass immer leistungsfähigere Hochfrequenzsysteme (HF-Systeme) mit großer Bandbreite und steigenden Frequenzen erforderlich werden. Einige Beispiele sind Mobilfunk (0,9 und 1,8 - 1,9 GHz), satellitengesteuerte Navigationssysteme
- 10 (1,5 - 1,6; 12 und 14 GHz), WLANs (= Wireless Local Area Networks bei 5,2 GHz), Richtfunk (zum Beispiel 38 GHz für Mobilfunk-Basisstationen) und KFZ-Antikollisionsradar bei 77 GHz.
- 15 Durch die stetige Einführung von neuen Diensten, welche die Hochfrequenztechnik (HF-Technik oder engl. RF Technology = Radio Frequency Technology) nutzen, werden deshalb immer höhere Frequenzen notwendig, da die bisher genutzten Frequenzbänder inzwischen eine
- 20 sehr dichte Belegung aufweisen. Mit Erhöhung der Frequenz wird die Wellenlänge aber immer kleiner. Sobald die Abmessungen einer Schaltung beziehungsweise deren Elemente in die Größenordnung dieser Wellenlänge kommen, müssen insbesondere Laufzeit-
- 25 effekte beim Entwurf von Schaltungen berücksichtigt werden. Aus diesem Grund wird versucht, die Schaltungsabmessungen immer kleiner werden zu lassen. Diese Verkleinerung ist mit Hilfe der monolithisch integrierten Mikrowellenschaltungen (MMIC = Microwave
- 30 Monolithic Integrated Circuits) möglich. Bei dieser Technik werden sämtliche für die Herstellung notwendigen Schaltungselemente mit Dünnschichttechnik in

mehreren Prozessen auf ein Halbleitermaterial aufgebracht. Da keine hybriden Elemente, wie bei den integrierten Mikrowellenschaltungen (MIC), verwendet werden, ist eine weitere Miniaturisierung möglich.

5 Gegenüber MICs bieten MMICs noch andere Vorteile. So ist eine MMIC-Schaltung wesentlich zuverlässiger als eine MIC-Schaltung, da es keine nachträglich aufgetragenen Bauteile gibt, die sich lösen könnten. MMICs weisen geringere Produktionsschwankungen auf und sind

10 daher besser zu reproduzieren.

Eine bisher etablierte Leitungstechnologie für MMICs stellt die Mikrostreifenleitung (microstrip) dar. Diese Leitung weist eine rückseitige Massemetallisierung auf. Die Leitungen und Bauelemente werden auf

15 der Oberseite aufgebracht.

In der MMIC-Entwicklung werden gewöhnlich die einzelnen Teile eines Schaltkreises, wie Amplifier,

20 Mischer, Koppler oder Leistungsteiler, einzeln individuell getestet. Wenn solch ein Hochfrequenz-Schaltkreis (oder HF-Schaltkreis beziehungsweise RF-Circuit) ausgemessen werden soll, so müssen alle Tore (Ports) mit der Messeinrichtung, wie beispielsweise

25 einer Hochfrequenz-Sonde beziehungsweise RF-Probe, oder aber mit einem Abschluss (Termination) verbunden sein, wobei in der Hochfrequenztechnologie die nicht genutzten Tore kontrolliert reflexionsfrei abgeschlossen werden müssen. Wenn diese kontrolliert

30 reflexionsfreien Abschlüsse nicht bereits auf dem Chip implementiert sind, ist es jedoch - insbesondere im Bereich von Millimeter-Wellenlängen - schwierig,

nicht abgeschlossene Tore nachträglich kontrolliert abzuschließen. In einem solchen Falle, in dem der Abschluss der Tore nachträglich erfolgt, spricht man von off-chip-Abschluss. Abschlüsse, die bereits auf dem Chip implementiert sind, werden als on-chip-Abschlüsse bezeichnet. Aus den erwähnten Nachteilen, die beim Einsatz der off-chip-Abschlüsse auftreten, wird es oft vorgezogen, die kontrollierten, reflexionsfreien Abschlüsse bereits auf dem Chip zu integrieren, obwohl man damit die Flexibilität preisgibt, welche durch die off-chip-Abschlüsse möglich wäre. Den in der erforderlichen Qualität kontrolliert reflexionsfrei abgeschlossenen on-chip-Abschlüssen steht dies als Nachteil entgegen. Denn bei dem Einsatz der on-chip-Abschlüsse, wenn also für die bei der Messung ungenutzten Tore ein fester, integrierter Abschluss benutzt wird, muss jeder Tor-Abschluss, der für eine Messung erforderlich ist, auf dem Chip implementiert sein. Das bedeutet, derselbe Schaltkreis muss mehrere Male auf dem Test-Chip platziert werden, weil er verschiedene Tor-Abschlüsse benötigt.

Obwohl es auch möglich ist, eine Art von elektronischen on-chip-Schaltern (switch) einzusetzen, wird diese Möglichkeit selten genutzt, weil diese nichtlinearen Schalter einen anderen Nachteil mit sich bringen, indem bei ihrem Einsatz ein angepasster, reflexionsfreier Abschluss ebenfalls schwierig herzustellen ist und darüber hinaus Verzerrungen verursacht werden.

## Vorteile der Erfindung

Der Erfindung liegt deshalb die Aufgabe zugrunde, einen integrierten Schaltkreis und ein Verfahren zur Herstellung desselben zu entwickeln, welche die erwähnten Nachteile speziell hinsichtlich des Materialverbrauchs und der Flexibilität bei Testdurchläufen der Chip-Entwicklung sowie der Chip-Fertigung überwinden und gleichzeitig die jeweils erforderlichen angepasst reflexionsfreien Abschlüsse zur Verfügung stellen.

Diese Aufgabe wird erfindungsgemäß gelöst durch die Merkmale im kennzeichnenden Teil der Ansprüche 1 und 11 im Zusammenwirken mit den Merkmalen im Oberbegriff. Zweckmäßige Ausgestaltungen der Erfindung sind in den Unteransprüchen enthalten.

Ein besonderer Vorteil des integrierten Schaltkreises liegt darin, dass wenigstens ein Teil der Tore (Ports) und/oder Mikrostreifenleiter des integrierten Schaltkreises einen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweist.

Ein Verfahren zur Herstellung eines integrierten Schaltkreises besteht darin, dass in einem ersten Schritt ein integrierter Schaltkreis erzeugt wird, wobei wenigstens ein Teil der Tore (Ports) und/oder Mikrostreifenleiter des integrierten Schaltkreises mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehen wird, und in einem zweiten Schritt von einer vorgebbaren Auswahl

der mit dem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehenen Tore (Ports) und/oder Mikrostreifenleiter dieser Abschluss entfernt wird.

5

Ein weiterer Vorteil der Erfindung liegt darin, dass der integrierte Schaltkreis als MMIC-Schaltkreis ausgebildet ist. Als vorteilhaft erweist es sich ebenfalls, dass der integrierte Schaltkreis als Hochfrequenz-Schaltkreis ausgebildet ist.

10

Eine bevorzugte Ausführungsform des erfinderischen integrierten Schaltkreises besteht darin, dass der integrierte Schaltkreis als Testschaltung ausgebildet ist.

15

Darüber hinaus erweist es sich als vorteilhaft, dass die Tore (Ports) des integrierten Schaltkreises als koplanare Leitungs-Tore (line ports) ausgebildet sind.

20

Ein weiterer Vorteil des erfindungsgemäßen integrierten Schaltkreises besteht darin, dass der integrierte Schaltkreis mindestens einen Amplifier und/oder einen Mischer und/oder einen Koppler und/oder einen Leistungsteiler aufweist.

25

In einer bevorzugten Ausführungsform der Erfindung ist es vorgesehen, dass alle Tore (Ports) und/oder Mikrostreifenleiter des integrierten Schaltkreises einen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweisen.

30

Als Vorteil des erfindungsgemäßen Schaltkreises erweist es sich ebenfalls, dass auf einem Chip angeordnete Input-Lange-Koppler mindestens ein Tor mit  
5 einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweisen.

Weiterhin ist es von Vorteil, dass die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse als absorbierende Widerstände ausgebildet sind.  
10

Darüber hinaus erweist es sich als vorteilhaft, dass die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse symmetrisch zu Hochfrequenz-Signal-Leitungen angeordnet sind.  
15

Eine bevorzugte Ausführungsform des erfindungsgemäßen Verfahrens besteht darin, dass im ersten Schritt des Verfahrens gemäß Anspruch 11 alle Tore (Ports) und/oder Mikrostreifenleiter des integrierten Schaltkreises mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehen werden.  
20

Es erweist sich ebenfalls als vorteilhaft, dass für die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse absorbierende Widerstände eingesetzt werden.  
25

Ein weiterer Vorteil des erfindungsgemäßen Verfahrens besteht darin, dass eine Optimierung der Position und der Abmessungen von auf dem Chip integrierten  
30



entfernbar, reflexionsfreien Abschlüssen bezüglich eines reflexionsfreien Abschlusses erfolgt.

5 Als vorteilhaft ist weiterhin anzusehen, dass die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse symmetrisch zu Hochfrequenz-Signal-Leitungen angeordnet werden.

10 Vorteilhaft ist ein Vorgehen, bei dem die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse durch einen Laser entfernt werden.

15 Darüber hinaus stellt es einen Vorteil dar, dass die Auswahl der zu öffnenden Tore (Ports) und/oder Mikrostreifenleiter im zweiten Schritt des Verfahrens gemäß Anspruch 11 anhand der Anforderungen der zur Kontaktierung der Hochfrequenz-Anschlüsse eingesetzten Messanordnungen getroffen wird.

20 In einer bevorzugten Ausgestaltung des erfindungsgemäßen Verfahrens ist vorgesehen, dass im Anschluss an die Entfernung der auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse die nun offenen Tore (Ports) und/oder Mikrostreifenleiter des  
25 integrierten Schaltkreises mit einer Messeinrichtung verbunden werden. Dabei erweist es sich als vorteilhaft, dass als Verbindung zu der Messeinrichtung eine Hochfrequenz-Verbindung genutzt wird.

30 Des Weiteren sieht eine bevorzugte Ausgestaltung des erfindungsgemäßen Verfahrens vor, dass die Messeinrichtung dazu dient, einzelne Teile des integrierten

Schaltkreises wie Amplifier, Mischer, Koppler und/oder Leistungsteiler einzeln individuell zu testen.

5 Als Vorteil erweist es sich ebenfalls, dass durch die Entfernung von auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüssen Eigenschaften des integrierten Schaltkreises festgelegt werden.

10 Insbesondere ist in einer bevorzugten Ausgestaltung des erfindungsgemäßen Verfahrens vorgesehen, dass durch die Entfernung von auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüssen das unterdrückte Seitenband eines Mischers festgelegt wird.

15 Durch die Erfindung wird ein auf dem Chip integrierter Abschluss für Hochfrequenz-Tore (RF-Ports) bereitgestellt, der für die Kontaktierung durch eine Hochfrequenz-Sonde (RF-Probe) geeignet ist. Dadurch  
20 kann ein großer Bereich auf dem so genannten 'Tile' eingespart werden. Als Tile bezeichnet man die (beschränkte) für den Entwurf neuer Chips zur Verfügung stehenden Fläche, die für Test-Durchläufe bei Entwicklungsarbeiten genutzt werden kann.

25 Während man herkömmlicherweise zum Beispiel bei einem n-Port-Device  $n*(n-1)/2$  Test-Objekte benötigte, wird bei Einsatz der Erfindung genau ein Test-Objekt gebraucht.

30 Darüber hinaus kann die Erfindung genutzt werden, um alternative Hochfrequenz-Tore auf einem MMIC-Schalt-

kreis zur Verfügung zu stellen, die wahlweise je nach Bedarf geöffnet werden können, während die übrigen Tore abgeschlossen gehalten werden. Das kann nicht allein vorteilhaft bei der Entwicklung von Hoch-

5 frequenz-Schaltkreisen genutzt werden, sondern ebenso bei der Fertigung dieser Schaltkreise, beispielsweise um das unterdrückte Seitenband eines Seitenband-Mischers auszuwählen, indem eines der beiden Tore des Input-Lange-Kopplers verbunden wird, während das

10 andere geschlossen gehalten wird.

Vorteilhafte Ausgestaltungen der Erfindung ergeben sich aus den in den Unteransprüchen genannten Merkmalen.

15

#### Zeichnungen

Die Erfindung soll nachstehend anhand von einem zumindest teilweise in den Figuren dargestellten Ausführungsbeispiel näher erläutert werden. Es zeigen:

20

- Figur 1 einen Aufbau eines herkömmlichen Anschlusses für Hochfrequenz-Sonden (RF-Probe-Pad);
- 25 Figur 2 einen Aufbau eines mit entfernbaren Abschlüssen versehenen RF-Probe-Pads;
- Figur 3 eine Kurve der Dämpfung zur Darstellung der Übertragung (Transmission) bei abgeschlossenem Tor zur Prüfung der Qualität des Abschlusses und
- 30

Figur 4 eine Kurve der Dämpfung zur Darstellung der Transmission nach Entfernung des Abschlusses durch "Ablasern".

## 5 Beschreibung des Ausführungsbeispiels

Die beispielhafte Ausführungsform der Erfindung soll nachstehend am Entwurf eines Kopplers eines Hochfrequenz-Schaltkreises dargestellt werden. Die Erfindung kann jedoch nicht nur auf dieses spezielle Beispiel, sondern allgemein in der Chip-Entwicklung sowie auch in der Fertigung sinnvoll eingesetzt werden, zum Beispiel um bei einem integrierten Mischer oberes oder unteres Seitenband auszuwählen.

15 Zum Entwurf neuer Chips hat man im Allgemeinen nur eine begrenzte Fläche - das so genannte "Tile" oder "Recticle" - zur Verfügung. Das Tile beziehungsweise Recticle entspricht der Photomaske, auf welcher  
20 mehrere unterschiedliche Chip-Entwürfe enthalten sein können. Von dieser Maske finden aber mehrere auf dem Wafer Platz. Deshalb erhält man von diesem Entwurf letztlich viele identische Chips. Bisher mussten auf dem Tile für jede zu vermessende Kombination von  
25 Messtoren des Kopplers je ein Koppler untergebracht werden. Mit dem erfindungsgemäßen Verfahren wird genau eine Ausführung des Kopplers gebraucht. Von diesem erhält man dann später ebenfalls viele Exemplare, deren Tore unterschiedlich, den Anforderungen  
30 der jeweiligen Messung entsprechend geöffnet werden können. Bisher hätte man für einen n-Koppler, wenn man alle Kombinationen von Toren (das sind  $n \cdot (n-1)/2$ )

vermessen will, für alle diese  $n \cdot (n-1)/2$  Varianten einen speziellen Kopplerentwurf gebraucht, von denen man dann auch viele Exemplare bekommt - in der Regel mehr, als man braucht. Man spart somit Fläche auf dem  
 5 Tile. Das bedeutet im Endeffekt natürlich auch, dass man die entsprechende Chip-Fläche spart.

Um die oben genannten Nachteile, insbesondere die Notwendigkeit, denselben Schaltkreis mehrfach auf dem  
 10 (Test-)Chip zu implementieren, zu umgehen, wird erfindungsgemäß ein auf dem Chip integrierter entfernbare, reflexionsfreier Abschluss für die Tore vorgeschlagen.

15 Der erfindungsgemäße entfernbare Abschluss kann als ein Abschluss beispielsweise für Mikrostreifenleiter 1 und/oder koplanare Leitungs-Tore (line ports) dienen, welche geöffnet werden können, um eine Hochfrequenz-Verbindung zu dem Tor zu ermöglichen.  
 20 Damit kann ein einziger Schaltkreis, dessen Tore jeweils mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss ausgestattet sind, für beliebige Messanordnungen genutzt werden. Somit verringert der erfindungsgemäße, für die Kon-  
 25 taktierung von HF-Anschlüssen geeignete kontrollierte Abschluss bei der Durchführung von Test-Durchläufen für Entwicklungszwecke den Bedarf an Fläche auf dem Tile und somit letztendlich auch den Bedarf an Chip-Fläche. (In der Chip-Produktion ist die Chip-Fläche  
 30 beschränkt, während ein Wafer gewöhnlich mehrere identische Chips liefert.) Im Allgemeinen ist es nützlich, alternative HF-Tore auf einem MMIC-Schalt-

kreis zur Verfügung zu haben, um sie wahlweise, den Anforderungen der jeweiligen Messung entsprechend, zu öffnen, während die übrigen Tore abgeschlossen gehalten werden. Ebenso gibt es aber - wie oben am Beispiel der Seitenbandunterdrückung bei einem Seitenband-Mischer aufgezeigt - Anwendungen bei der Chip-Fertigung, wo sich der Einsatz der Erfindung als vorteilhaft erweist.

- 10 Um in der Lage zu sein, einen Port für die Hochfrequenz-Kontaktierung (RF-Probing) zu öffnen, muss der erfindungsgemäße Abschluss entfernt werden. Dieser Abschluss ersetzt die oben erwähnten elektronischen, nichtlinearen Schalter und vermeidet deren Nachteile.
- 15 Bei den erfindungsgemäßen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüssen werden die absorbierenden Widerstände 2 mechanisch durch einen Laser abgeschnitten, so dass schließlich eine gewöhnliche Konfiguration zur Hochfrequenz-Sondierung
- 20 übrigbleibt. Nachdem der Widerstand 2 entfernt wurde, indem der Widerstandsbelag "abgelasert" wurde, ist ein solches HF-Tor offen für die Kontaktierung durch eine Messanordnung.
- 25 Für Abschlüsse dieser Art ist es wichtig, dass das HF-Tor wirklich kontrolliert abgeschlossen ist, wenn der Abschluss angefügt ist, während eine nahezu verlustlose Transmission gewährleistet sein muss, nachdem der Widerstand 2 entfernt wurde. Das schwierigste
- 30 Problem, welches hierbei gelöst werden muss, ist, einen gewöhnlichen Hochfrequenz-Kontakt lediglich

durch Aufbringen eines kontrolliert abschließenden Widerstandes 2 in einen guten Absorber umzuwandeln.

In Figur 2 ist ein Beispiel eines solchen Absorbers dargestellt. Dabei ist das MMIC-Substrat in Draufsicht gezeigt; die Unterseite des MMIC-Substrats ist metallisiert und dient als "Ground". Des Weiteren sind in Figur 2 die für einen Anschluss für Hochfrequenz-Sonden üblichen Positionsmarken 3 wiedergegeben, welche jedoch auch entfallen können. Die Anschlussflächen (Pads) zur HF-Kontaktierung 4 sind durch die via-holes 5 mit dem untenliegenden Ground verbunden. Während die Metall-Ausführung der Anschlussflächen zur HF-Kontaktierung 4 identisch mit denen eines herkömmlichen Anschlusses zur HF-Kontaktierung 4 (vgl. Figur 1) ist, werden symmetrisch zu der HF-Signal-Leitung zwei Widerstände 2 angeordnet. Die Lage und Maße der Widerstände 2 wurden dabei optimiert, um den kontrollierten Abschluss zu realisieren, wie man Figur 3 entnehmen kann. Die Transmission nach Entfernung des Abschlusses wird in Figur 4 dargestellt. Dabei tritt eine schwache Dämpfung auf, die typischerweise bei 0,1 dB bis 0,3 dB liegt und durch eine geringe Leitfähigkeit des Substrat-Materials nach Entfernung der Widerstände 2 durch einen Laser verursacht wird. Für die Zwecke der durchzuführenden Messungen ist diese HF-Verbindung jedoch ausreichend.

Die typische Messung eines Mehrports verläuft folgendermaßen:

Man hat pro Tile - also auf der beschränkten Entwurfsfläche - beispielsweise einen Koppler-Entwurf, bei dem alle Tore mit dem erfindungsgemäßen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss abgeschlossen sind. Man erhält jedoch viele, zum Beispiel  $m$  Chips mit diesem einen Entwurf, wobei man mit der herkömmlichen Methode  $m$  mal  $n*(n-1)/2$  Koppler erhalten würde. Im Gegensatz zu nunmehr nur  $m$  Exemplaren.

Für jede Kombination an Messtoren, die vermessen werden soll, werden an mindestens je einem Exemplar die entsprechenden erfindungsgemäßen Abschlüsse entfernt, so dass man dadurch die erforderlichen  $n*(n-1)/2$  Messobjekte erhält.

Die Formel  $n*(n-1)/2$  erhält man folgendermaßen:

Beispiel 4-Tore-Koppler:

Hierfür benötigt man sechs Kombinationen:

20

Tor 1 <---> Tor 2

Tor 1 <---> Tor 3

Tor 1 <---> Tor 4

Tor 2 <---> Tor 3

25

Tor 2 <---> Tor 4

Tor 3 <---> Tor 4

Bei vielen realen Kopplern wird diese Anzahl jedoch durch Symmetrien reduziert, aber zwei Entwürfe würde man trotzdem mindestens brauchen.

30

Die Erfindung ist nicht beschränkt auf die hier dargestellten Ausführungsbeispiele. Vielmehr ist es mög-



lich, durch Kombination und Modifikation der genannten Mittel und Merkmale weitere Ausführungsvarianten zu realisieren, ohne den Rahmen der Erfindung zu verlassen.

5

10

15

20

25

## 5 Patentansprüche

1. Integrierter Schaltkreis mit wenigstens einem Mikrostreifenleiter und wenigstens einem Tor (Port),  
dadurch gekennzeichnet, dass wenigstens ein Teil der  
10 Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises einen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweist.
- 15 2. Integrierter Schaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass der integrierte Schaltkreis als MMIC-Schaltkreis ausgebildet ist.
- 20 3. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der integrierte Schaltkreis als Hochfrequenz-Schaltkreis ausgebildet ist.
- 25 4. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der integrierte Schaltkreis als Testschaltung ausgebildet ist.
- 30 5. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die

Tore (Ports) des integrierten Schaltkreises als koplanare Leitungs-Tore (line ports) ausgebildet sind.

5 6. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass der integrierte Schaltkreis mindestens

- 10 - einen Amplifier und/oder
- einen Mischer und/oder
- einen Koppler und/oder
- einen Leistungsteiler

aufweist.

15 7. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass alle Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises einen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss  
20 aufweisen.

8. Integrierter Schaltkreis nach Anspruch 6, **dadurch gekennzeichnet**, dass auf einem Chip angeordnete Input-Lange-Koppler mindestens ein Tor mit einem auf  
25 dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweisen.

9. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass die  
30 auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse als absorbierende Widerstände (2) ausgebildet sind.

10. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, dass die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse symmetrisch zu Hochfrequenz-Signal-Leitungen angeordnet sind.

11. Verfahren zur Herstellung eines integrierten Schaltkreises, **dadurch gekennzeichnet**, dass in einem ersten Schritt ein integrierter Schaltkreis erzeugt wird, wobei wenigstens ein Teil der Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehen wird, und in einem zweiten Schritt von einer vorgebbaren Auswahl der mit dem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehenen Tore (Ports) und/oder Mikrostreifenleiter (1) dieser Abschluss entfernt wird.

12. Verfahren nach Anspruch 11, **dadurch gekennzeichnet**, dass im ersten Schritt des Verfahrens gemäß Anspruch 11 alle Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehen werden.

13. Verfahren nach einem der Ansprüche 11 oder 12, **dadurch gekennzeichnet**, dass für die auf dem Chip integrierten entfernbaren, reflexionsfreien Abschlüsse absorbierende Widerstände (2) eingesetzt werden.

14. Verfahren nach einem der Ansprüche 11 bis 13,  
**dadurch gekennzeichnet**, dass eine Optimierung der  
Position und der Abmessungen von auf dem Chip inte-  
tegrierten entfernbaren, reflexionsfreien Abschlüssen  
5 bezüglich eines reflexionsfreien Abschlusses erfolgt.

15. Verfahren nach einem der Ansprüche 11 bis 14,  
**dadurch gekennzeichnet**, dass die auf dem Chip inte-  
grierten entfernbaren, reflexionsfreien Abschlüsse  
10 symmetrisch zu Hochfrequenz-Signal-Leitungen angeord-  
net werden.

16. Verfahren nach einem der Ansprüche 11 bis 15,  
**dadurch gekennzeichnet**, dass die auf dem Chip inte-  
grierten entfernbaren, reflexionsfreien Abschlüsse  
15 durch einen Laser entfernt werden.

17. Verfahren nach einem der Ansprüche 11 bis 16,  
**dadurch gekennzeichnet**, dass die Auswahl der zu  
20 öffnenden Tore (Ports) und/oder Mikrostreifenleiter  
(1) im zweiten Schritt des Verfahrens gemäß Anspruch  
11 anhand der Anforderungen der zur Kontaktierung der  
Hochfrequenz-Anschlüsse eingesetzten Messanordnungen  
getroffen wird.

25

18. Verfahren nach einem der Ansprüche 11 bis 17,  
**dadurch gekennzeichnet**, dass im Anschluss an die  
Entfernung der auf dem Chip integrierten entfernbaren,  
reflexionsfreien Abschlüsse die nun offenen  
30 Tore (Ports) und/oder Mikrostreifenleiter (1) des in-  
tegrierten Schaltkreises mit einer Messeinrichtung  
verbunden werden.

19. Verfahren nach einem der Ansprüche 11 bis 18,  
**dadurch gekennzeichnet**, dass als Verbindung zu der  
Messeinrichtung eine Hochfrequenz-Verbindung genutzt  
5 wird.

20. Verfahren nach einem der Ansprüche 11 bis 19,  
**dadurch gekennzeichnet**, dass die Messeinrichtung dazu  
dient, einzelne Teile des integrierten Schaltkreises  
10 wie Amplifier, Mischer, Koppler und/oder Leistungs-  
teiler einzeln individuell zu testen.

21. Verfahren nach einem der Ansprüche 11 bis 20,  
**dadurch gekennzeichnet**, dass durch die Entfernung von  
15 auf dem Chip integrierten entfernbaren, reflexions-  
freien Abschlüssen Eigenschaften des integrierten  
Schaltkreises festgelegt werden.

22. Verfahren nach einem der Ansprüche 11 bis 21,  
20 **dadurch gekennzeichnet**, dass durch die Entfernung von  
auf dem Chip integrierten entfernbaren, reflexions-  
freien Abschlüssen das unterdrückte Seitenband eines  
Mischers festgelegt wird.

## 5 Zusammenfassung

Die Erfindung betrifft einen integrierten Schaltkreis mit wenigstens einem Mikrostreifenleiter und wenigstens einem Tor (Port) und ein Verfahren zur Herstellung desselben, welche insbesondere für Testdurchläufe für Entwicklungszwecke in der Chip-Produktion aber auch in der Chip-Fertigung einsetzbar sind.

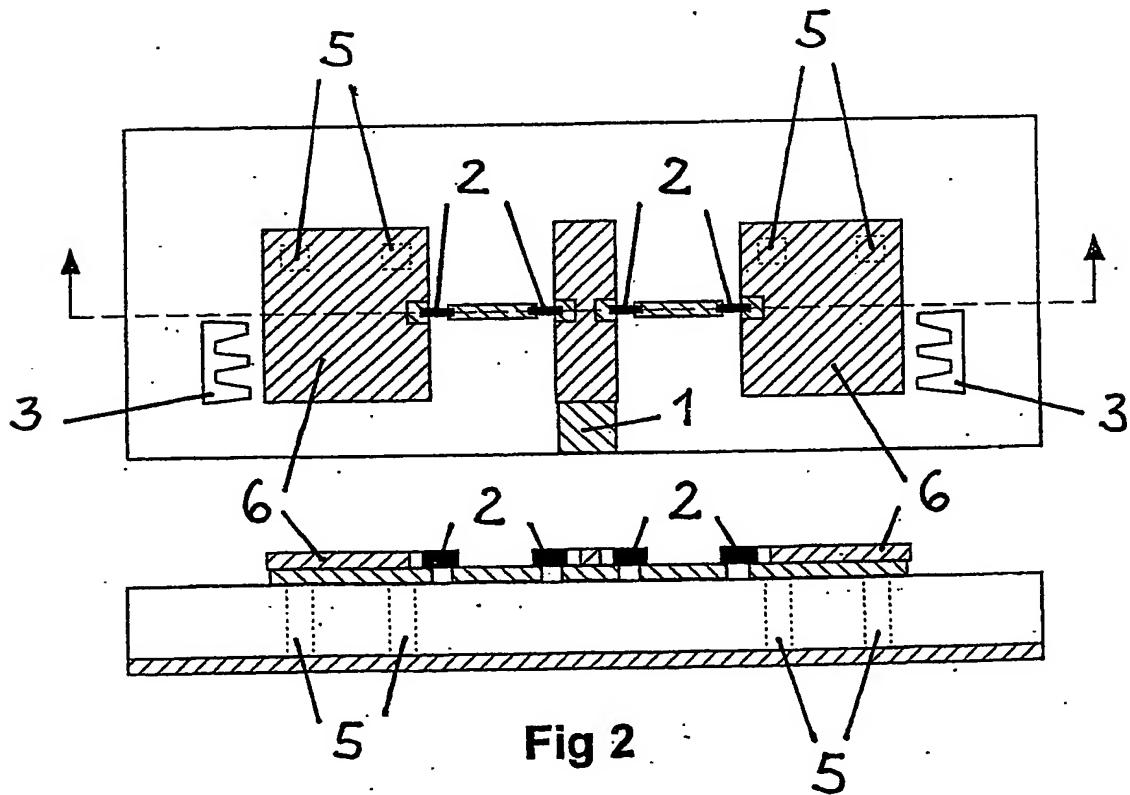
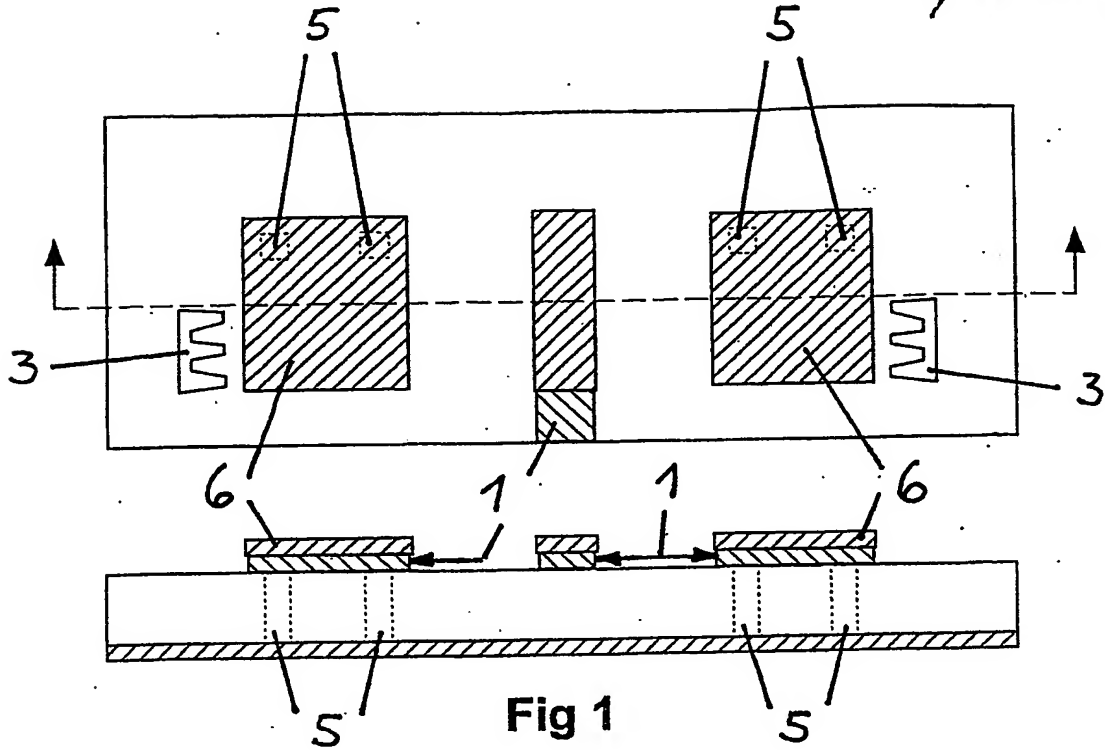
Erfindungsgemäß ist vorgesehen, dass wenigstens ein Teil der Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises einen auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss aufweist. Das erfindungsgemäße Verfahren sieht vor, dass in einem ersten Schritt ein integrierter Schaltkreis erzeugt wird, wobei wenigstens ein Teil der Tore (Ports) und/oder Mikrostreifenleiter (1) des integrierten Schaltkreises mit einem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehen wird, und in einem zweiten Schritt von einer vorgebbaren Auswahl der mit dem auf dem Chip integrierten entfernbaren, reflexionsfreien Abschluss versehenen Tore (Ports) und/oder Mikrostreifenleiter (1) dieser Abschluss entfernt wird.

30

(Figur 2)

1/2

P/63091





212

P163091

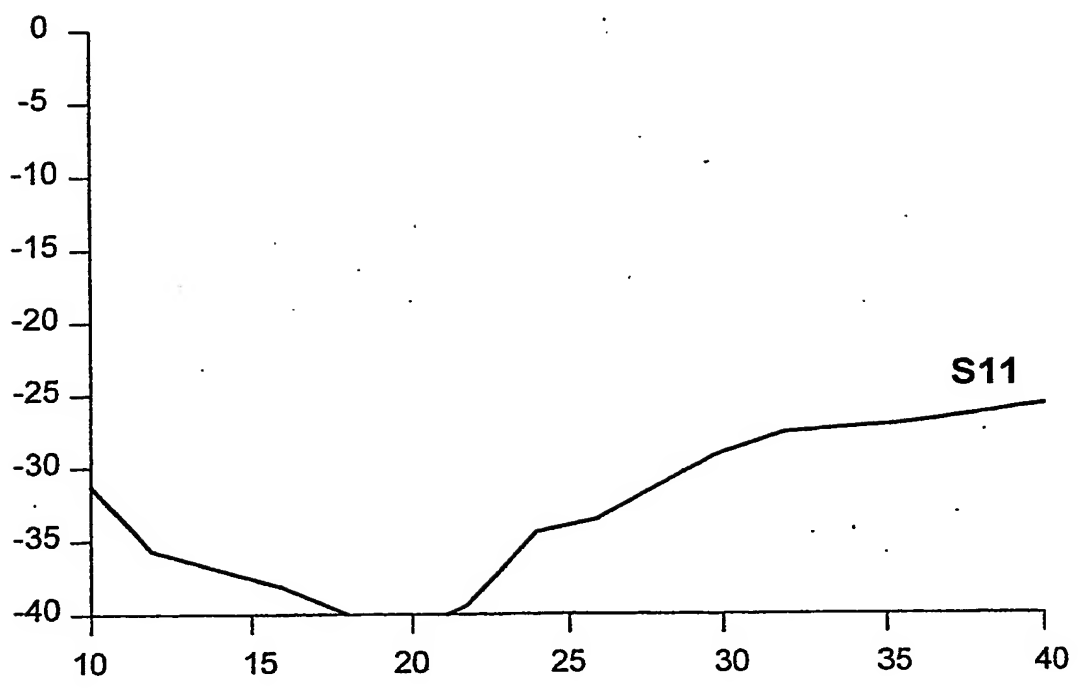


Fig 3

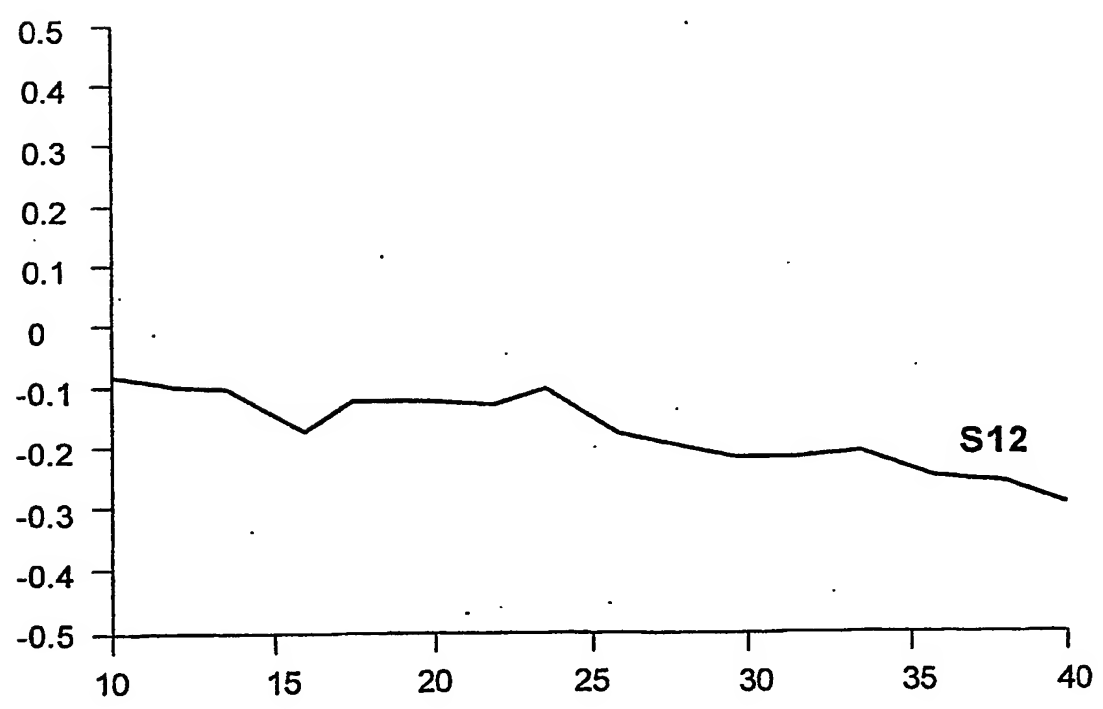


Fig 4

211.2